

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

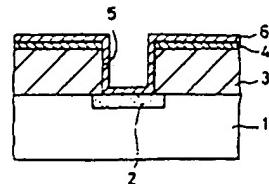
**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problems Mailbox.**

## (54) FORMING METHOD OF TUNGSTEN PLUG

(11) 4-307934 (A) (43) 30.10.1992 (19) JP  
 (21) Appl. No. 3-99772 (22) 5.4.1991  
 (71) SONY CORP (72) JUNICHI SATO  
 (51) Int. Cl<sup>s</sup>. H01L21/285, H01L21/90

**PURPOSE:** To inhibit the generation of a void in a contact hole when a tungsten plug is formed through blanket tungsten CVD.

**CONSTITUTION:** A titanium nitride film 4 as an adhesive film is formed to an inter-layer insulating film 2, and no titanium nitride film 4 is formed onto the sidewall of a contact hole 5. A tungsten silicide film 6 as a nucleus generation promoting film is formed onto the inwall of the contact hole 5 and said titanium nitride film 4, and a blanket tungsten layer is shaped through a blanket tungsten CVD method. A film is grown sufficiently in the contact hole 5 by said tungsten film 6, generation of a void is inhibited, and no trench, etc., is formed on etchback, thus forming a plug having high reliability.

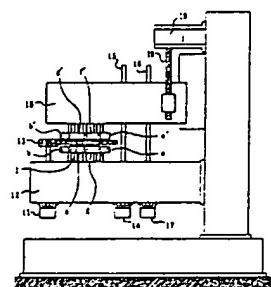


## (54) DOUBLE-SIDE SIMULTANEOUS GRINDING METHOD OF WAFER AND DEVICE THEREOF

(11) 4-307935 (A) (43) 30.10.1992 (19) JP  
 (21) Appl. No. 3-100540 (22) 5.4.1991  
 (71) FUJIKOSHI KIKAI KOGYOU K.K. (72) YASUO INADA  
 (51) Int. Cl<sup>s</sup>. H01L21/304, B24B7/22

**PURPOSE:** To improve yield and operating efficiency by simultaneously grinding both surfaces of the wafer of silicon, etc., accurately.

**CONSTITUTION:** Either a rotatable guide roller 21 disposed so as to be brought into contact with the peripheries of wafers or a discoid rotating carrier 9 eccentrically holding the wafers is provided in a wafer grinder, in which a rotary grind wheel is brought into contact with the wafers and surfaces are ground by friction, in a double-side simultaneous grinder for the wafers. A pair of upper and lower mutually opposed central grind stones a', a and a plurality of pairs of upper and lower mutually opposed peripheral grind stones b', c', d', e', f', g', b, c, d, e, f, g disposed to the peripheries of the central grind stones and turned at the same velocity in the same direction are installed, the wafers 1 are held among each opposed surfaces in each grind stone, and at least ones of the pairs of each grind stone can be moved in the shaft direction. A grinding method by said device is used as the double-side simultaneous grinding method of the wafers in this invention.

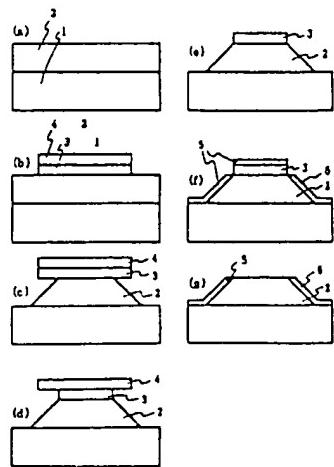


## (54) MANUFACTURE OF SEMICONDUCTOR DEVICE

(11) 4-307936 (A) (43) 30.10.1992 (19) JP  
 (21) Appl. No. 3-72690 (22) 5.4.1991  
 (71) NEC CORP (72) TAKEMOTO KASAHARA  
 (51) Int. Cl<sup>s</sup>. H01L21/31, H01L21/306

**PURPOSE:** To form a passivation layer on a mesa slant face and a periphery thereof in a self-alignment manner.

**CONSTITUTION:** Mesa etching is conducted while using first and second mask materials 3, 4 formed onto a compound semiconductor layer 2 as masks, the first mask material 3 is side-etched while employing the second mask material 4 as a mask and the second mask material 4 is removed, and a passivation layer 5 is deposited on the whole surface and the first mask material 3 is lifted off. A process is simplified through self-alignment, and the passivation layer can be formed on a mesa top face with high accuracy.



特開平4-307934

(43)公開日 平成4年(1992)10月30日

(51) Int.Cl. <sup>3</sup> H 01 L 21/285 21/90	識別記号 301 R 7738-4M C 7738-4M A 7353-4M	府内整理番号 F I	技術表示箇所
---	--	------------	--------

## 審査請求 未請求 請求項の数2(全4頁)

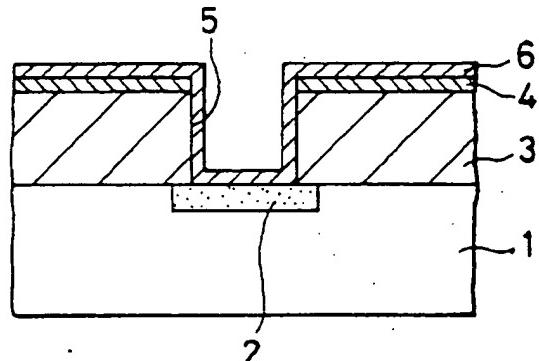
(21)出願番号	特願平3-99772	(71)出願人	000002185 ソニー株式会社 東京都品川区北品川6丁目7番35号
(22)出願日	平成3年(1991)4月5日	(72)発明者	佐藤 淳一 東京都品川区北品川6丁目7番35号 ソニー株式会社内
		(74)代理人	弁理士 小池 晃 (外3名)

## (54)【発明の名称】 タングステンプラグの形成方法

## (57)【要約】

【目的】 ブランケットタングステンCVDによるタングステンプラグを形成する際、コンタクトホール内のポイド発生を抑制する。

【構成】 層間絶縁膜2上に密着膜してのチタンナイトライド膜4を形成し、コンタクトホール5の側壁には、そのチタンナイトライド膜4を形成しない。そして、コンタクトホール5の内壁及び該チタンナイトライド膜4上に核発生促進膜としてのタングステンシリサイド膜6を形成し、ブランケットタングステン層を形成する。コンタクトホール5内では、前記タングステンシリサイド膜6により膜が十分に成長し、ポイドの発生が抑えられ、また、エッチバック時にも溝等が形成されることはなく、高信頼性のプラグが形成される。



## 【特許請求の範囲】

【請求項1】 被配線領域を有する基体上に形成された層間絶縁膜に該被配線領域を露出させるコンタクトホールを形成する工程と、前記コンタクトホール以外の前記層間絶縁膜上に密着膜を形成する工程と、前記コンタクトホールの内壁に薄い核発生促進膜を形成する工程と、プランケットタングステンCVD法により前記コンタクトホールの内部及び前記層間絶縁膜上にタングステン層を形成する工程と、前記タングステン層をエッチバックして前記コンタクトホールの内部に該タングステン層を残す工程とを具備することを特徴とするタングステンプラグの形成方法。

【請求項2】 前記核発生促進膜はタングステンシリサイド膜であることを特徴とする請求項1記載のタングステンプラグの形成方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は微細な半導体デバイスの配線に用いられるタングステンプラグの形成方法に関する。

## 【0002】

【従来の技術】 次世代以降の超々LSIにおいて、微細なコンタクトホールやビアホールを埋め込む技術として、カバレージが良くしかも従来のポリプラグと比較してコンタクト抵抗の低いプランケットタングステンCVD法によるタングステンプラグの形成が注目されている。

【0003】 このプランケットタングステンCVDは、コンタクトホール内を含み更に層間絶縁膜上にもタングステン層が形成される膜形成方法である。このプランケットタングステンCVDによるタングステン層は、下地絶縁膜との密着性が問題となるため、通常タングステン層を形成する前に、チタンナイトライド膜等の密着膜が形成される。

## 【0004】

【発明が解決しようとする課題】 タングステンプラグの形成の際には、プランケットタングステンCVDによるタングステン層をエッチバックして、さらにタングステン層の下層の密着膜をエッチングする必要がある。ところが、その密着膜のエッチングの際には、エッチャントがコンタクトホールの側壁に存在する密着膜の一部に集中し、側壁の密着膜が大きくオーバーエッチングされてしまう。図6はオーバーエッチングされた密着膜の様子を示しており、基体51上の層間絶縁膜52に設けられたコンタクトホール53の内壁と、埋め込まれたタングステン層54との間に介在する密着膜としてのチタンナイトライド膜55の上端部は、エッチャントが集中して削られてしまい、コンタクトホールの内壁に沿った溝56が形成される。このような溝56が形成された状態で、上層の配線層を形成した場合にはポイドが発生し易くなる。

【0005】 従って、コンタクトホール内の側壁に密着膜を形成しないようにすることで、ポイドの発生を抑えることが可能とされるが、この場合、図7に示すように、層間絶縁膜62上にチタンナイトライド膜65を介して堆積されたプランケットタングステン層64は、コンタクトホール63内でオーバーハング形状となり、中心部分に空隙部66が形成されてしまう。これは、絶縁膜上よりもチタンナイトライド膜上の方が膜厚の成長速度が速いためであり、その結果、タングステンをポイドなしに埋め込むことが困難とされる。

【0006】 そこで、本発明は上述の技術的な課題に鑑み、ポイド等の発生を抑えて、信頼性の高い配線を得るためのタングステンプラグの形成方法の提供を目的とする。

## 【0007】

【課題を解決するための手段】 上述の目的を達成するため、本発明のタングステンプラグの形成方法は、まず、下層配線や拡散層の如き被配線領域を有する基体上に層間絶縁膜が形成され、その層間絶縁膜に該被配線領域を露出させるコンタクトホールと、前記コンタクトホール

以外の部分で密着膜が形成される。コンタクトホール以外の部分に密着膜を形成する目的で、層間絶縁膜上に密着膜を形成した後に、コンタクトホールを開口するようにも良い。次に、前記コンタクトホールの内壁に薄い核発生促進膜が形成される。この核発生促進膜は、タングステンの如き高融点金属や高融点金属シリサイドあるいはこれと同様のプランケットタングステン層の成長を促す膜である。続いてプランケットタングステンCVD法により前記コンタクトホールの内部及び前記層間絶縁膜上にタングステン層が形成され、次に前記タングステン層がエッチバックされて前記コンタクトホールの内部に該タングステン層が残される。

## 【0008】

【作用】 本発明のタングステンプラグの形成方法では、コンタクトホールの内壁に薄い核発生促進膜が形成される。このためコンタクトホール内でも十分にタングステン層が成長し、形成されたタングステン層がオーバーハング形状とならない。従って、ポイド等の発生が抑えられ、信頼性の高い配線が得られることになる。

## 【0009】

【実施例】 本発明の好適な実施例を図面を参照しながら説明する。本実施例は、タングステンプラグをプランケットタングステンCVD法によって形成する以前に、コンタクトホール内にタングステンシリサイド膜からなる核成長促進膜を形成するため、プランケットタングステン層のポイドの発生が抑制される例である。以下、本実施例を図1～図5を参照しながらその工程順に説明する。

【0010】 まず、シリコン基板やポリシリコン層の如

きシリコン基体1のコンタクトホールを形成すべき領域にチタンシリサイド層2を形成しておく。コンタクトホールにより電気的に接続される領域がシリコンでない場合は、チタンシリサイド層2を形成しなくとも良い。次に、シリコン基体1上に層間絶縁膜3が形成される。層間絶縁膜3はシリコン酸化膜であり、例えばBPSG膜の如きシリケートガラス膜である。層間絶縁膜3の膜厚は5000Å程度とされる。そして、層間絶縁膜3上の全面には、図1に示すように、プランケットタングステン層の密着膜として機能するチタンナイトライド膜4が堆積される。このチタンナイトライド膜4は、例えば1000Å程度の膜厚とされる。

【0011】次に、コンタクトホール5を通常のリソグラフィー技術により形成する。コンタクトホール5が形成される領域は、上記チタンシリサイド層2が形成された領域上である。リソグラフィーは、レジストをスピンドルコーター等により塗布し、選択的な露光及び現像を経て、バターン化されたレジストをチタンナイトライド膜4上にマスクとして形成する。次に、RIE等の異方性エッティングにより、マスク以外の領域のチタンナイトライド膜4及び層間絶縁膜3をレジストパターンを反映させながら除去する。チタンナイトライド膜4のエッティングは、C1: ガスの流量を30sccm、圧力0.6Torr、RFパワー0.25W/cm<sup>2</sup>の条件で行えば良い。また、層間絶縁膜3のエッティングは、CHF<sub>3</sub>ガスの流量を80sccm、圧力0.05Torr、RFパワー0.25W/cm<sup>2</sup>の条件で行えば良い。このコンタクトホール5の形成用のエッティングによって、コンタクトホール5の底部では、シリコン基体1の表面のチタンシリサイド層2が露出する。コンタクトホール5の形成後、図2に示すように、マスクとして用いたレジストを除去する。

【0012】レジストの除去後、プランケットタングステンCVDによりタングステン層を形成するための装置に、シリコン基体1を例えばウェハーごとセットする。そして、その装置によって、図3に示すように、核発生促進膜であるタングステンシリサイド膜6を薄く形成する。そのタングステンシリサイド膜6の形成条件は、必要に応じて前処理を施した後、例えばWF<sub>6</sub>ガスの流量を1~10sccmに対しシランガス(SiH<sub>4</sub>)の流量を100sccmとし、温度300~400°C、圧力0.2Torrの条件とすれば良い。タングステンシリサイド膜6は、コンタクトホール5の側壁及び底部に被覆され、同時に層間絶縁膜3上のチタンナイトライド膜4上にも堆積する。このタングステンシリサイド膜6の膜厚は、例えば100~200Å程度とされる。

【0013】核発生促進膜であるタングステンシリサイド膜6を薄く形成した後、図4に示すように、プランケットタングステンCVD法によりプランケットタングステン層7をコンタクトホール5内を含む全面に形成す

る。このプランケットタングステンCVDでは、全面に均一に膜が成長する。特に、コンタクトホール5の内部では、前記タングステンシリサイド膜6が核発生促進膜として機能し、層間絶縁膜3上と同等の速度で膜が堆積する。このためオーバーハング形状とならず、配線のボイドの発生が未然に防止される。プランケットタングステン層7は、例えば次の2段階の工程で堆積される。第1段階ではWF<sub>6</sub>ガスのみが使用される。このWF<sub>6</sub>ガスの流量は、例えば25sccmである。この第1段階の工程は省略できる。第2段階では、WF<sub>6</sub>ガスと水素ガスが使用され、水素還元によりタングステンが堆積される。この時の流量は、例えばWF<sub>6</sub>ガスは60sccmに対して水素ガスを360sccmとする。なお、プランケットタングステンCVDにおいて、温度は475°C、圧力は80Torrの各条件とされる。コンタクトホール5の内部をプランケットタングステン層7によって十分に埋め込んだ後、プランケットタングステンCVDを終了する。このようなプランケットタングステン層7の形成によって、核発生促進膜として形成したタングステンシリサイド膜6のシリコンは、プランケットタングステン層7内に拡散してしまうことになる。

【0014】プランケットタングステン層7を形成した後、プランケットタングステン層7のエッチバックを行う。このエッチバックは、例えばSF<sub>6</sub>ガスを30sccm、C1: ガスを20sccmとし、圧力0.015Torr、0.25W/cm<sup>2</sup>の如き条件で行えば良い。次に、図5に示すように、層間絶縁膜3上の露出したチタンナイトライド膜4がエッティングされるが、この時、コンタクトホール5の内壁とプランケットタングステン層7の間に、チタンナイトライド膜4が介在していないため、コンタクトホール5の側壁に溝が形成されることはない。従って、上層配線層を形成してもボイドの発生等は抑えられることになり、配線の信頼性は高いものとなる。

【0015】なお、プランケットタングステン層7の形成と、タングステンシリサイド膜6の形成は、別個のCVD装置によって行うことも可能であるが、同一のCVD装置によってプランケットタングステン層7とタングステンシリサイド膜6を形成するようにても良い。プランケットタングステン層7とタングステンシリサイド膜6を同一のCVD装置で形成する場合、スループットが向上する。

【0016】  
【発明の効果】本発明のタングステンプラグの形成方法では、プランケットタングステン層の形成前に、コンタクトホール内に核発生促進膜が形成されるため、コンタクトホール内でも十分にプランケットタングステン層が成長する。このためプラグへのボイドの発生が抑制され、上層配線層も確実に接続されて、本発明を適用した製造方法により製造される半導体装置は高い信頼性の配

線構造とされる。

【図面の簡単な説明】

【図1】本発明のタングステンプラグの形成方法の一例における密着膜としてのチタンナイトライド膜の形成工程までの工程断面図

【図2】本発明のタングステンプラグの形成方法の一例におけるコンタクトホールの形成工程までの工程断面図

【図3】本発明のタングステンプラグの形成方法の一例における核発生促進膜としてのタングステンシリサイド膜の形成工程までの工程断面図

【図4】本発明のタングステンプラグの形成方法の一例におけるプランケットタングステン層の形成工程までの工程断面図

【図5】本発明のタングステンプラグの形成方法の一例におけるエッチバック工程までの工程断面図

【図6】従来のタングステンプラグの形成方法の一例に

おいて、密着膜をコンタクトホール内部に形成しながらタングステンプラグを形成した場合の問題点を説明するためのコンタクトホール付近の断面図

【図7】従来のタングステンプラグの形成方法の他の一例において、密着膜をコンタクトホール内部に形成しないでタングステンプラグを形成した場合の問題点を説明するためのコンタクトホール付近の断面図

【符号の説明】

1…シリコン基体

10 2…チタンシリサイド層

3…層間絶縁膜

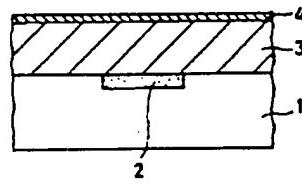
4…チタンナイトライド膜

5…コンタクトホール

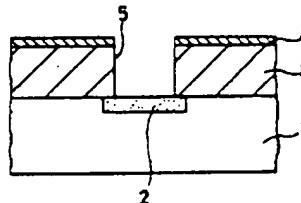
6…タングステンシリサイド膜

7…プランケットタングステン層

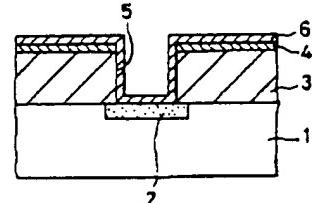
【図1】



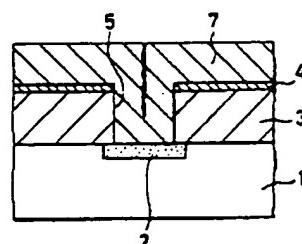
【図2】



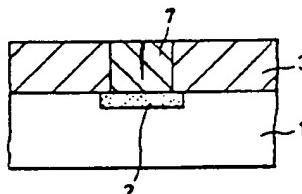
【図3】



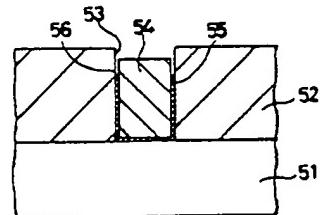
【図4】



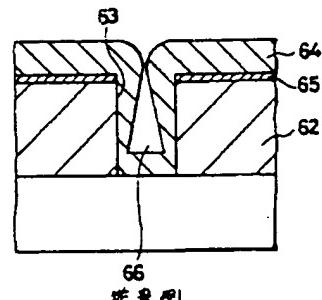
【図5】



【図6】



【図7】



従来例

従来例